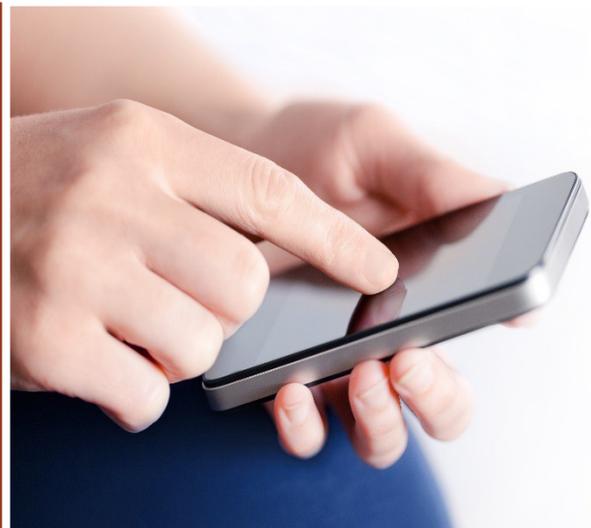


项目六 编码译码显示 电路的制作





知识目标

掌握常用数制之间的转换；

理解编码器、译码器、数据选择器和加法器的定义；

熟悉集成编码器、译码器及数据选择器芯片的引脚、逻辑符号及功能表；

掌握编码器、译码器、数据选择器的应用；

熟练掌握组合逻辑电路的分析和设计方法。



技能目标

会测试常见组合逻辑电路的引脚和逻辑功能；

会应用常见组合集成电路；

会组装较复杂的组合逻辑电路。

任务一 测试编码器逻辑功能



任务目标

了解数制与编码的基础知识，掌握常见编码器的工作原理、逻辑功能和使用方法，通过编码器逻辑功能测试，加深对组合逻辑电路的认识，并掌握测试组合逻辑电路的方法。

任务一 测试编码器逻辑功能



一 数制与编码

(一) 几种常用的计数体制

十进制

逢十进一
借一当十

表示为

$$(N)_D = \sum_{i=-\infty}^{\infty} K_i \times 10^i$$

二进制

逢二进一
借一档二

表示为

$$(N)_B = \sum_{i=-\infty}^{\infty} K_i \times 2^i$$

十六进制

逢十六进一
借一当十六

表示为

$$(N)_H = \sum_{i=-\infty}^{\infty} K_i \times 16^i$$

八进制

逢八进一
借一当八

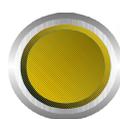
表示为

$$(N)_O = \sum_{i=-\infty}^{\infty} K_i \times 8^i$$

任务一 测试编码器逻辑功能



1. 制数之间的转换

-  二进制、八进制、十六进制转换成十进制：
按权展开相加法。
-  十进制转换为其他进制：
十进制的整数部分与小数部分分别转换。
-  二进制与八进制的转换。
规则：每三位二进制数相当于一位八进制数。
-  二进制与十六进制的转换
规则：每四位二进制数相当于一位十六进制数。

任务一 测试编码器逻辑功能



(二) 常用编码

编码即用按一定规则组成的二进制码去表示文字、数字、符号等，如ASCII码、汉字内部码。

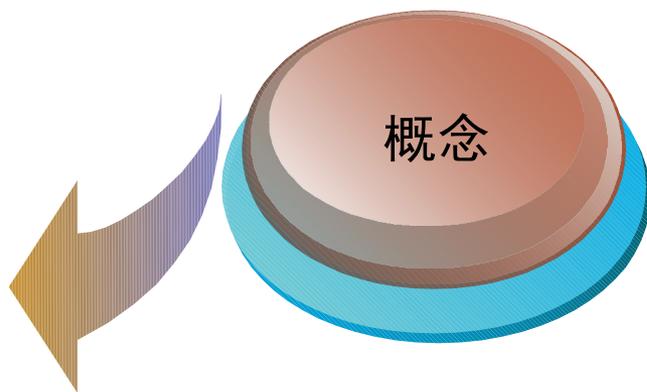
由于数字系统是以二值数字逻辑为基础的，因此数字系统中的信息（包括数值、文字、控制命令等）都是用一定位数的二进制码表示的，这个二进制码称为代码。

对N项信息进行编码时，可用公式

$$2^n \geq N$$

来确定需要使用的二进制代码的位数

n。



任务一 测试编码器逻辑功能



BCD 码

BCD 码是在人们习惯的十进制数与数字系统使用的二进制数之间建立一种联系，即用二进制代码来表示十进制的 0 ~ 9 十个数。

任务一 测试编码器逻辑功能



常用的 BCD 码

十进制数	8421 码	2421 码	5421 码	余三码
0	0000	0000	0000	0011
1	0001	0001	0001	0100
2	0010	0010	0010	0101
3	0011	0011	0011	0110
4	0100	0100	0100	0111
5	0101	1011	1000	1000
6	0110	1100	1001	1001
7	0111	1101	1010	1010
8	1000	1110	1011	1011
9	1001	1111	1100	1100
位权	8421 $b_3 b_2 b_1 b_0$	2421 $b_3 b_2 b_1 b_0$	5421 $b_3 b_2 b_1 b_0$	无权

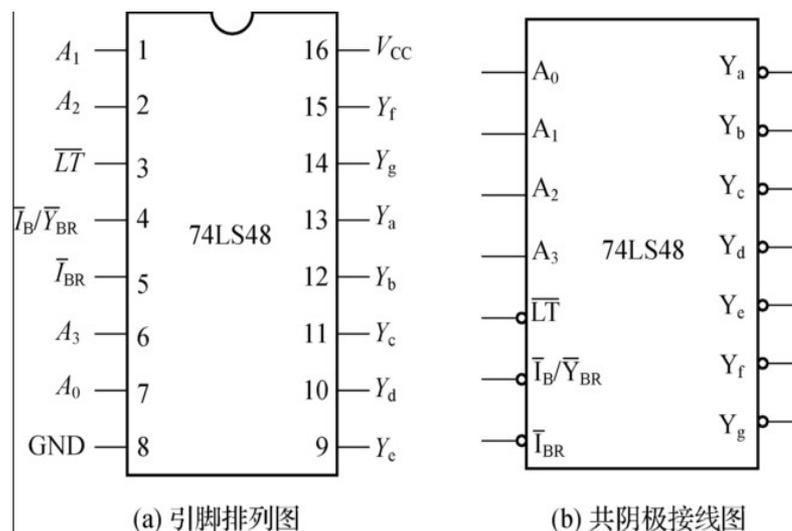
任务一 测试编码器逻辑功能



二 编码器

若输入信号的个数 N 与输出变量的位数 n 满足关系式 $N = 2^n$ ，则此电路称为二进制编码器。常见的编码器有 8 线 -3 线，16 线 -4 线等。

74LS148 是 8 线 -3 线优先编码器。优先编码器是当多个输入端同时有信号时，电路按照输入信号的优先级别依次进行编码。图 6-1 所示是 74LS148 优先编码器，其中 10 ~ 17 为输入信号端， S 是使能输入端， $Y_0 \sim Y_2$ 是 3 个输出端， Y_S 和 Y_{EX} 是用于扩展功能的输出端。

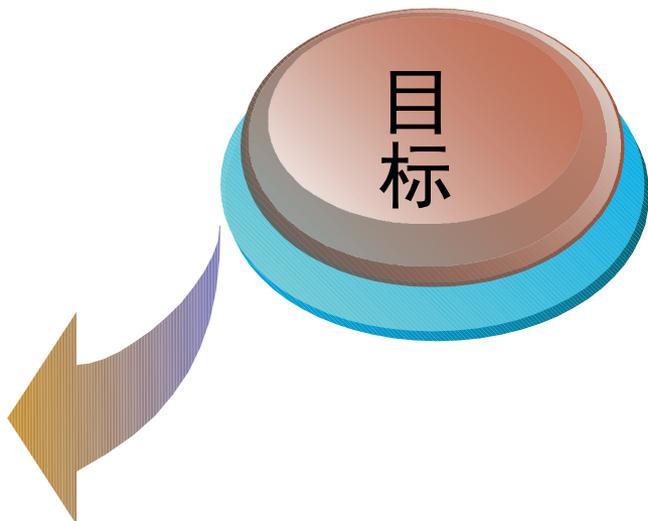


74LS148 优先编码器

实践操作 测试编码器的逻辑功能



一 目标



目标

- (1) 掌握编码器 74LS148 的引脚和逻辑功能。
- (2) 会测试编码器 74LS148 的逻辑功能。
- (3) 能用两片 74LS148 扩展成一个 16 线 -4 线的优先编码器。

实践操作 测试编码器的逻辑功能



二

设备

设备

(1) 74LS148 (2个)。

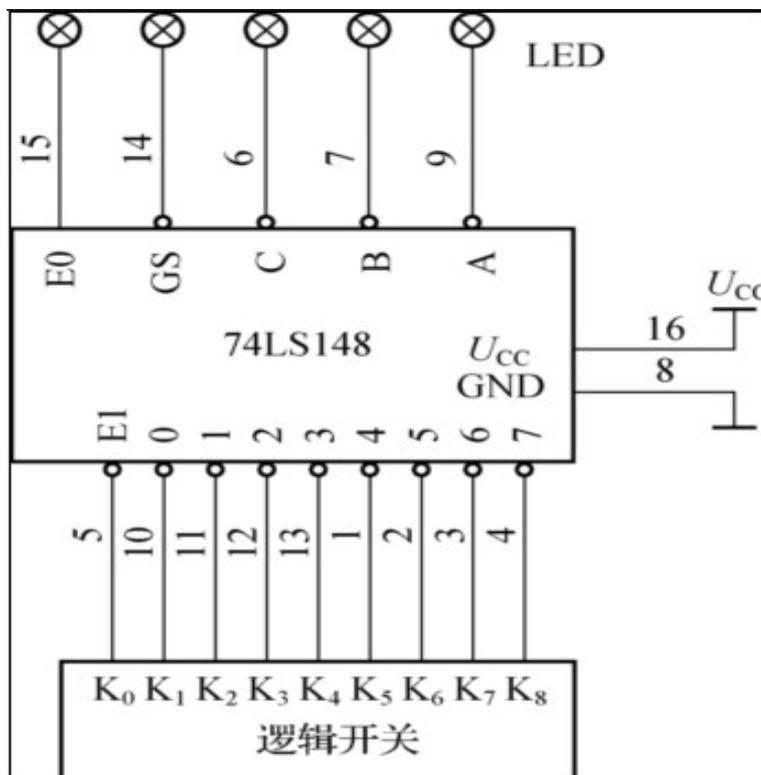
(2) 数字万用表。

实践操作 测试编码器的逻辑功能



三 内容与步骤

1. 测试编码器 74LS148 的逻辑功能

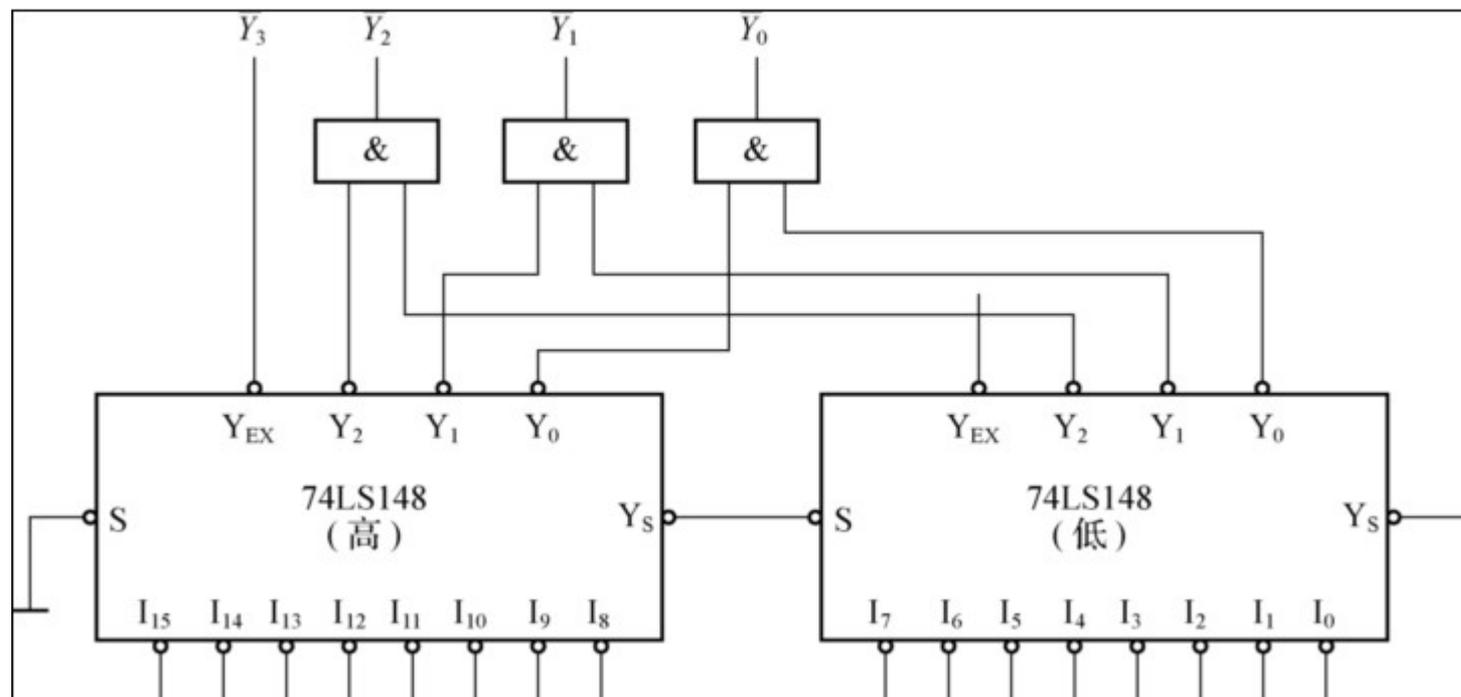


测试编码器 74LS148 的电路图

实践操作 测试编码器的逻辑功能



2. 测试 16 线 -4 线优先编码器的逻辑功能



16 线 -4 线优先编码器的电路图

实践操作 测试编码器的逻辑功能



- (1) 按照图 6-4 连接测试电路。
- (2) 仔细检查连接电路，确认无误后接通电源。
- (3) 通过改变输入状态（ $I_{15} \sim I_0$ ），观察输出端 Y_3 、 Y_2 、 Y_1 、 Y_0 的状态。
- (4) 根据测试结果填写 16 线 -4 线优先编码器的功能表，如表 6-5 所示。

思考与练习



1. 将下列二进制数分别转换为十六进制数和十进制数。

(1) $(10010111)_2$;

(2) $(1101101)_2$;

(3) $(0.01011111)_2$;

(4) $(11.001)_2$ 。

2. 将下列十六进制数分别转换为二进制数和十进制数。

(1) $(8C)_{16}$ ；

(2) $(3D.BE)_{16}$ ；

(3) $(8F.FF)_{16}$ ；

(4) $(10.00)_{16}$ 。

3. 将下列十进制数分别转换成二进制数和十六进制数，要求二进制数保留小数点以后 4 位有效数字。

(1) $(17)_{10}$ ； (2) $(127)_{10}$ ；

(3) $(0.39)_{10}$ ； (4) $(25.7)_{10}$ 。

思考与练习



4. 设计一个代码转换电路，输入为 4 位二进制代码，输出为 4 位循环码。可以采用各种逻辑功能的门电路来实现。
5. 试画出用 4 片 8 线 -3 线优先编码器 74LS148 组成 32 线 -5 线优先编码器的逻辑图。
6. 某医院有一号、二号、三号、四号病房，每室设有呼叫按钮，同时在护士室内对应的装有一号、二号、三号、四号 4 个指示灯。

现要求当一号病室的按钮按下时，无论其他病室的按钮是否按下，只有一号灯亮。当一号病室的按钮没有按下而二号病室的按钮按下时，无论三号、四号病室的按钮是否按下，只有二号灯亮。当一号、二号病室的按钮都未按下而三号病室的按钮按下时，无论四号病室的按钮是否按下，只有三号灯亮。只有在一号、二号、三号病室的按钮均未按下而按下四号病室的按钮时，四号灯才亮。试用优先编码器 74LS148 和门电路设计满足上述控制要求的逻辑电路，给出控制 4 个指示灯状态的高、低电平信号。

任务二 制作编码译码显示电路



任务目标

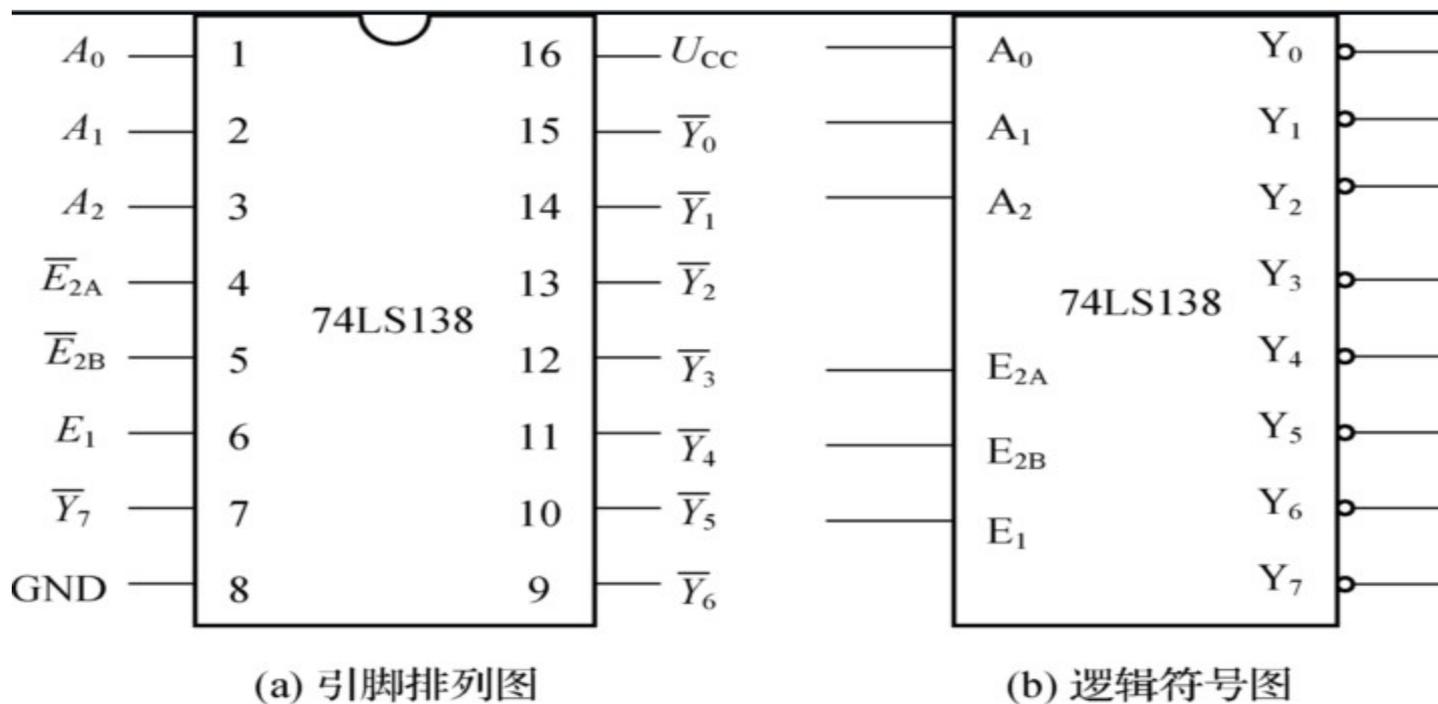
掌握译码器、数据选择器、加法器等常见组合逻辑电路的工作原理、逻辑功能和使用方法，通过制作编码译码显示电路，加深对编码、译码、显示电路的认识，具备小型数字电路的开发制作能力。

任务二 制作编码译码显示电路



一 译码器

(一) 二进制译码器



74LS138 译码器的引脚排列和逻辑符号

任务二 制作编码译码显示电路



74LS138 译码器正常工作时，输出端与输入端的逻辑函数关系为

$$\overline{Y_0} = \overline{\overline{A_2} \overline{A_1} \overline{A_0}}$$

$$\overline{Y_1} = \overline{\overline{A_2} A_1 \overline{A_0}}$$

$$\overline{Y_2} = \overline{\overline{A_2} \overline{A_1} A_0}$$

$$\overline{Y_3} = \overline{A_2 \overline{A_1} \overline{A_0}}$$

$$\overline{Y_4} = \overline{A_2 A_1 \overline{A_0}}$$

$$\overline{Y_5} = \overline{A_2 \overline{A_1} A_0}$$

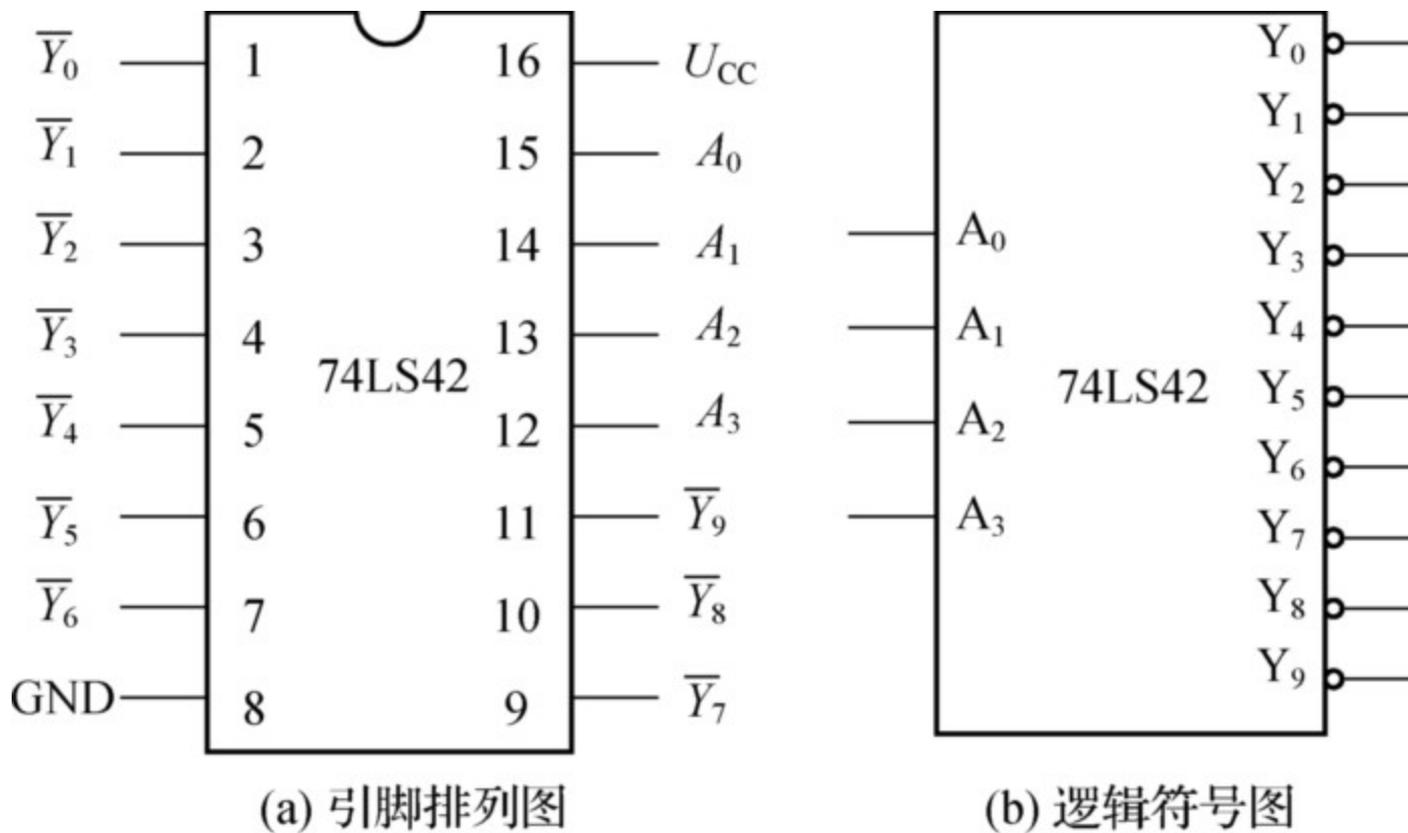
$$\overline{Y_6} = \overline{A_2 A_1 A_0}$$

$$\overline{Y_7} = \overline{A_2 A_1 A_0}$$

任务二 制作编码译码显示电路



(二) 二 - 十进制译码器



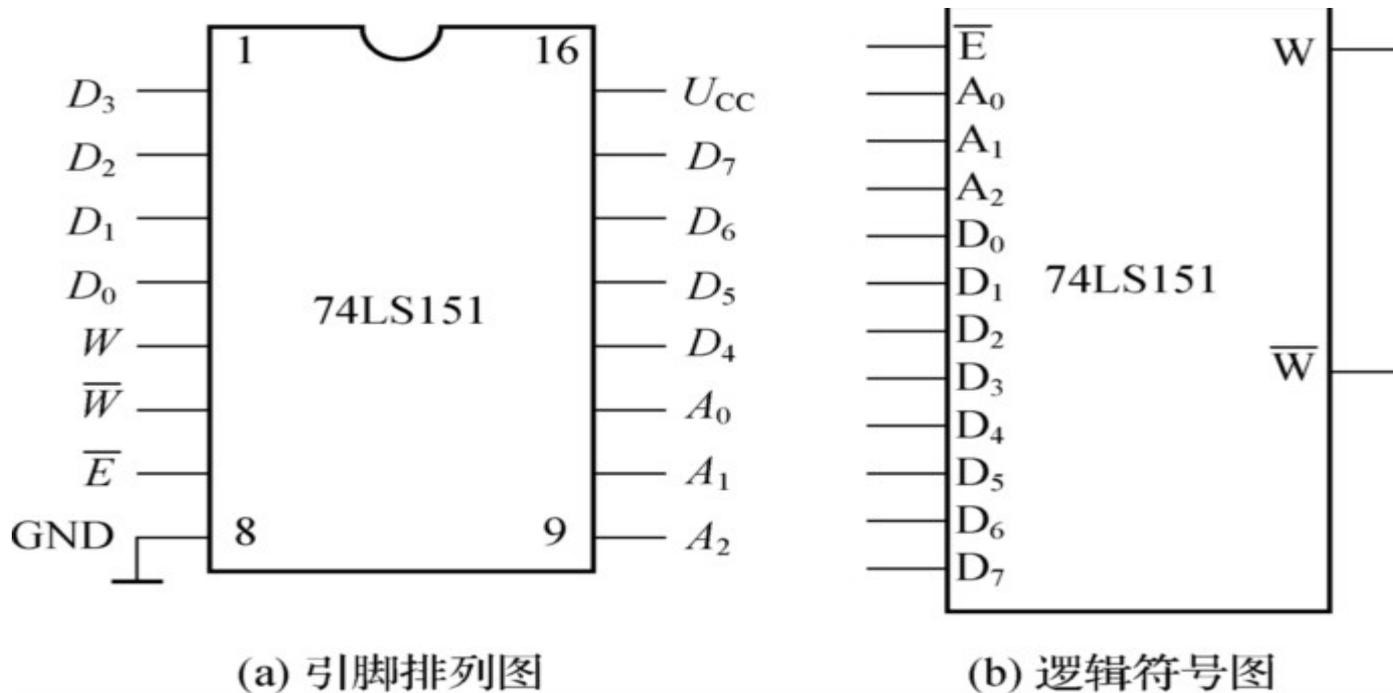
74LS42 二 - 十进制译码器

任务二 制作编码译码显示电路



二 数据选择器

(一) 集成数据选择器



集成 74LS151 数据选择器

任务二 制作编码译码显示电路



集成 74LS151 数据选择器的功能

使能端	输入	输出
\overline{E}	$A_2A_1A_0$	$W \quad \overline{W}$
1	X X X	01
0	0 0 0	$D_0 \quad \overline{D_0}$
0	0 0 1	$D_1 \quad \overline{D_1}$
0	0 1 0	$D_2 \quad \overline{D_2}$
0	0 1 1	$D_3 \quad \overline{D_3}$
0	1 0 0	$D_4 \quad \overline{D_4}$
0	1 0 1	$D_5 \quad \overline{D_5}$
0	1 1 0	$D_6 \quad \overline{D_6}$
0	1 1 1	$D_7 \quad \overline{D_7}$

任务二 制作编码译码显示电路



当 74LS151 数据选择器正常工作时，输出端与输入端的逻辑函数关系为

$$W = \overline{A_2}\overline{A_1}\overline{A_0}D_0 + \overline{A_2}\overline{A_1}A_0D_1 + \overline{A_2}A_1\overline{A_0}D_2 + \overline{A_2}A_1A_0D_3 \\ + A_2\overline{A_1}\overline{A_0}D_4 + A_2\overline{A_1}A_0D_5 + A_2A_1\overline{A_0}D_6 + A_2A_1A_0D_7$$

任务二 制作编码译码显示电路



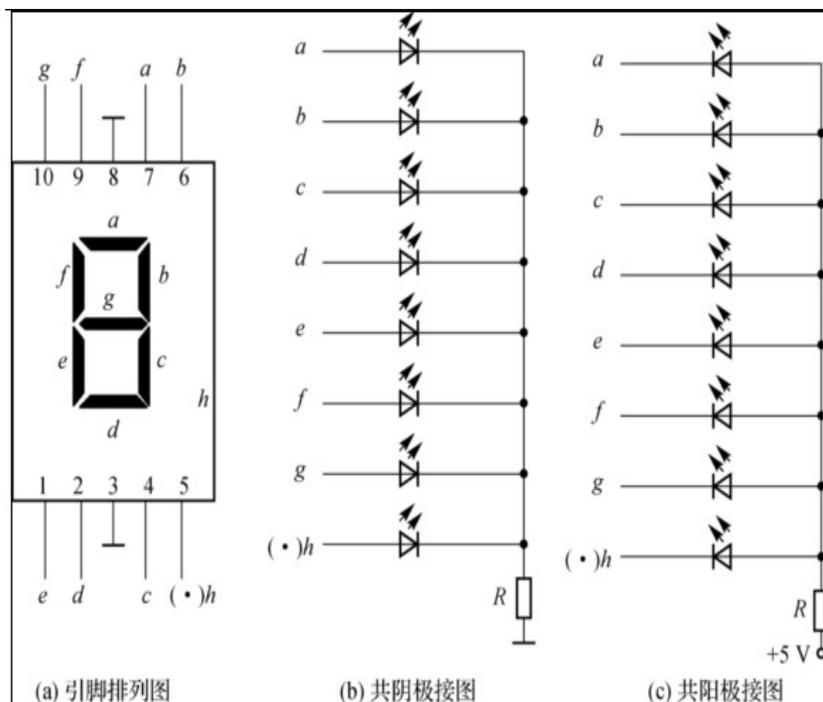
三 数字显示电路

1. 显示器

件

数码显示器按显示方式有分段式、字形重叠式和点阵式。其中，七段显示器应用最普遍，也是数字电路中使用最多的显示器。

使用时为了使数码管能将数码所代表的数显示出来，还须将数码经译码器译出后，再去驱动数字显示器件。



七段半导体发光二极管显示器

任务二 制作编码译码显示电路



四 加法器

1. 半加

器

半加器的真值表

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

任务二 制作编码译码显示电路



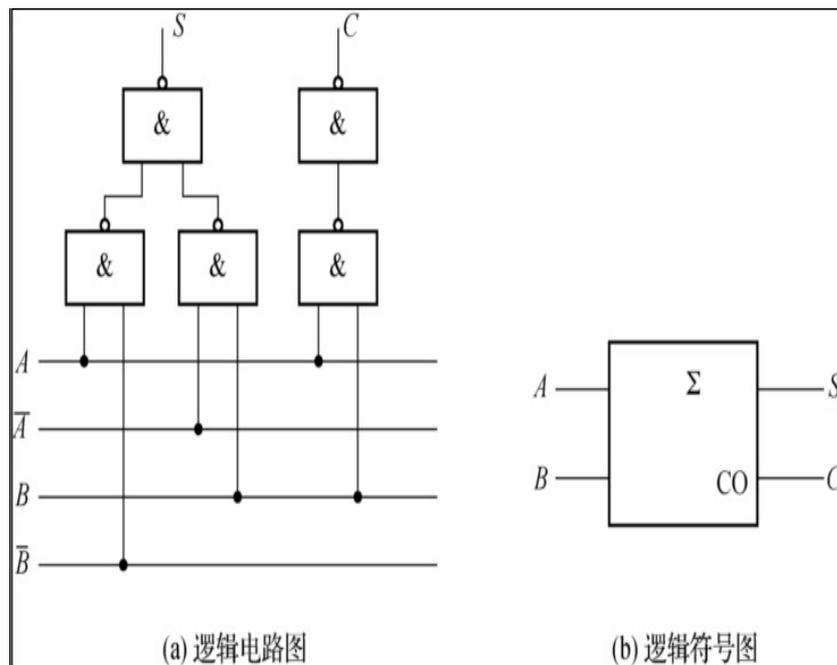
由表 6-10 可以写出半加器的逻辑表达式为

$$S = AB + A\bar{B}$$

$$C = AB$$

根据半加器的逻辑函数表达式，采用与非门实现其逻辑电路，如图 6-12 (a) 所示，逻辑符号如图 6-12 (b) 所示

。



半加器

任务二 制作编码译码显示电路



全加器的真值表

输入	输出
A_i B_i C_i	SO CO
0 0 0	0 0
0 0 1	1 0
0 1 0	1 0
0 1 1	0 1
1 0 0	1 0
1 0 1	0 1
1 1 0	0 1
1 1 1	1 1

任务二 制作编码译码显示电路



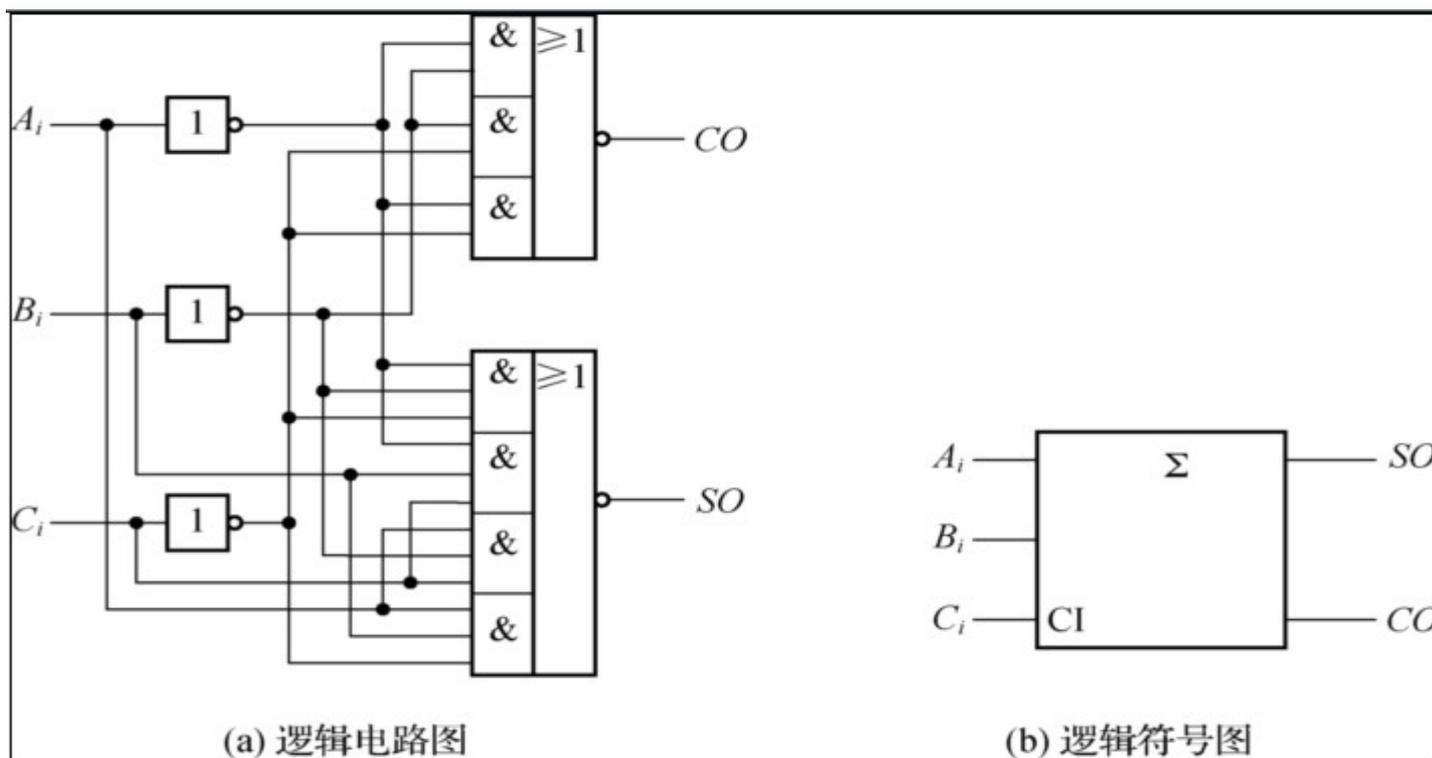
由表 6-11 可求出全加器的逻辑函数表达式为

$$\begin{aligned}SO &= \overline{A_i}\overline{B_i}C_i + \overline{A_i}B_i\overline{C_i} + A_i\overline{B_i}\overline{C_i} + A_iB_iC_i \\ &= (A_i \oplus B_i)\overline{C_i} + \overline{A_i \oplus B_i}C_i \\ &= A_i \oplus B_i \oplus C_i \\ CO &= \overline{A_i}B_iC_i + A_i\overline{B_i}C_i + A_iB_i\overline{C_i} + A_iB_iC_i \\ &= AB + BC + AC\end{aligned}$$

任务二 制作编码译码显示电路



根据全加器的逻辑函数表达式，可以画出全加器的逻辑电路图，如图 6-13 (a) 所示，其逻辑符号如图 6-13 (b) 所示。



全加器

任务二 制作编码译码显示电路



3. 多位加法器

能够实现多位二进制数相加运算的电路称为多位加法器。按进位的方式不同可分为串行进位和超前进位两种。任一位的加法运算必须在低一位的运算完成之后才能进行，这种方式称为串行进位。这种加法器的逻辑电路比较简单，但运算速度不高。而超前进位的加法器，使每位的进位只由加数和被加数决定，利用快速进位电路把各位的进位同时算出来，从而提高了运算速度。

实践操作 制作编码、译码、显示电路



目标

掌握中规模集成编码器、译码器的逻辑功能测试和使用方法。

熟悉译码显示电路的工作原理。

学会编码器、译码器应用电路设计的方法。

实践操作 制作编码、译码、显示电路



设备

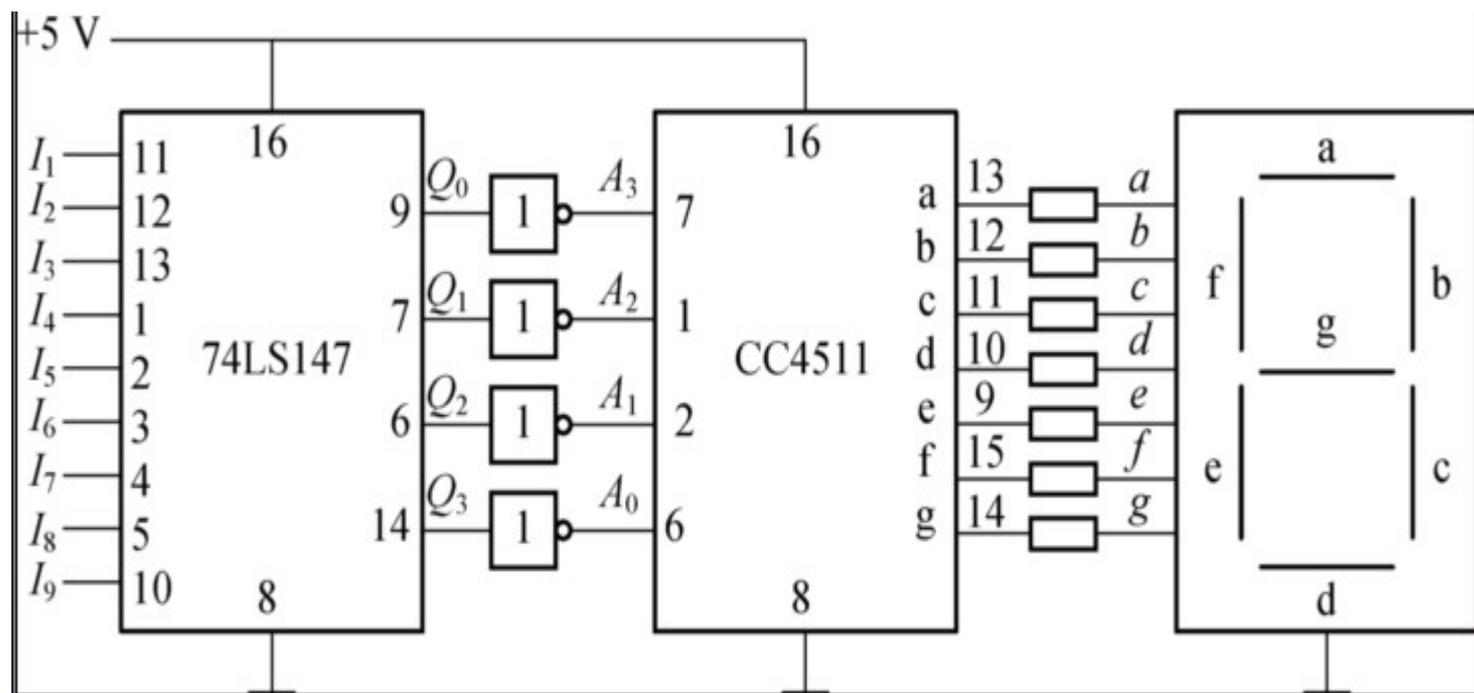
集成块： 74LS147 、 CC4511 。



三 内容与步骤

- (1) 按照图 6-14 连接测试电路。
- (2) 仔细检查连接电路，确认无误后接通电源。
- (3) 通过逻辑开关改变输入 ($I_1 \sim I_9$) 状态，观察输出端数码管的状态。
- (4) 根据测试结果填写编码、译码、显示电路的功能测试表，如表 6-12 所示。

实践操作 制作编码、译码、显示电路



编码、译码和显示电路

思考与练习



1. 写出图 6-15 中 Z_1 、 Z_2 、 Z_3 的逻辑函数式，并化简为最简的与-或表达式。

2. 画出用两片 4 线-16 线译码器 74LS154 组成 5 线-32 线译码器的接线图。图 6-16 是 74LS154 的逻辑框图。其中， SA 、 SB 是两个控制端（片选端），译码器工作时应使 SA 、 SB 同时为低电平。当输入信号 $A_3 A_2 A_1 A_0$ 为 0000 ~ 1111 这 16 种状态时，输出端从 Y_0 到 Y_{15} 依次给出低电平输出信号。

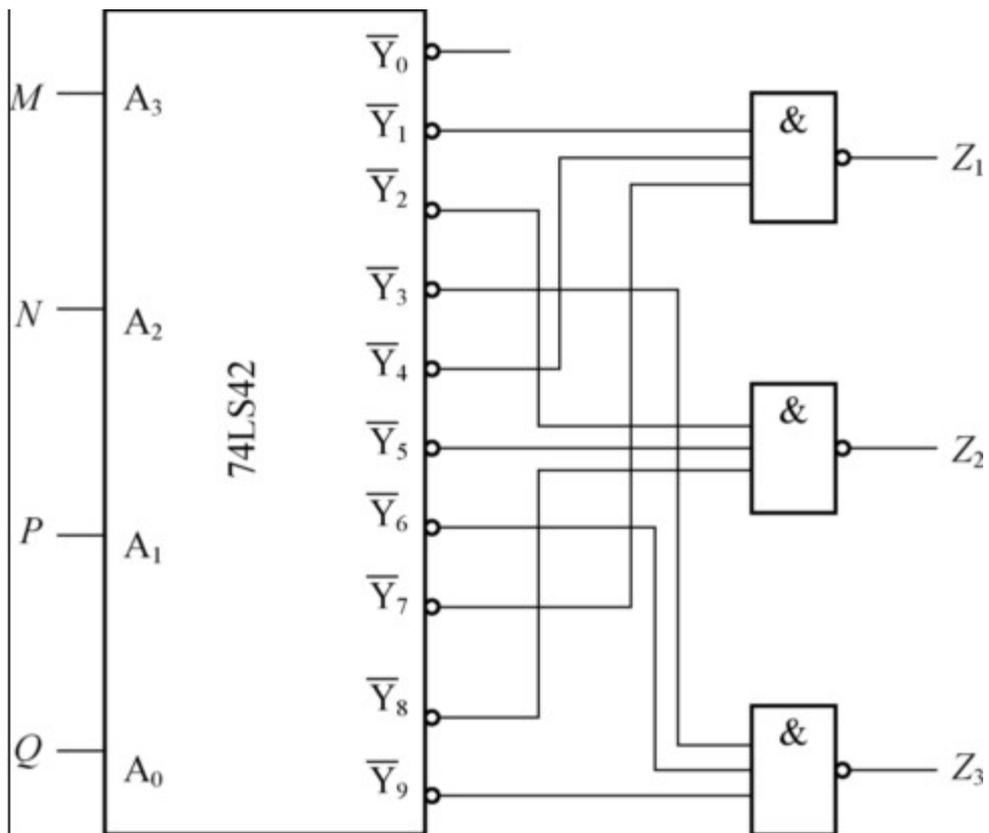
3. 试画出用 3 线-8 线译码器 74LS138 和门电路产生如下多输出逻辑函数的逻辑图。

$$Y_1 = AC$$

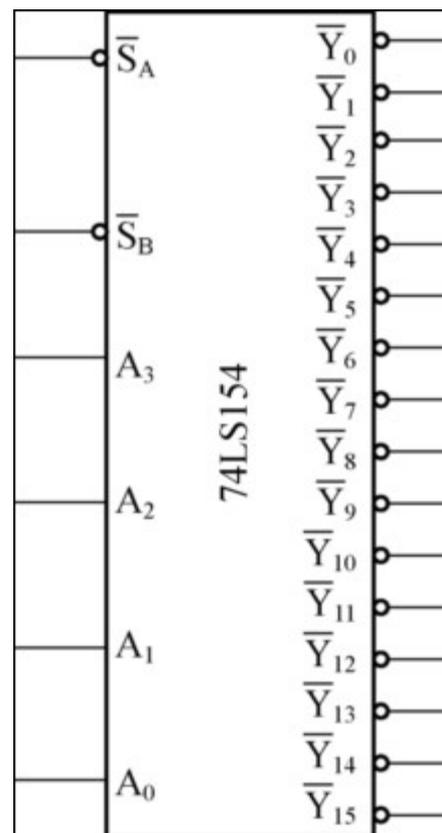
$$Y_2 = \overline{A}\overline{B}C + \overline{A}B\overline{C} + BC$$

$$Y_3 = \overline{B}\overline{C} + ABC$$

思考与练习



题 1
图



题 2 图

思考与练习



4. 画出用 4 线 -16 线译码器 74LS154 和门电路产生如下多输出逻辑函数的逻辑图。

$$Y_1 = \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D$$

$$Y_2 = \overline{A}BCD + \overline{A}BC\overline{D} + \overline{A}B\overline{C}D + \overline{A}B\overline{C}\overline{D}$$

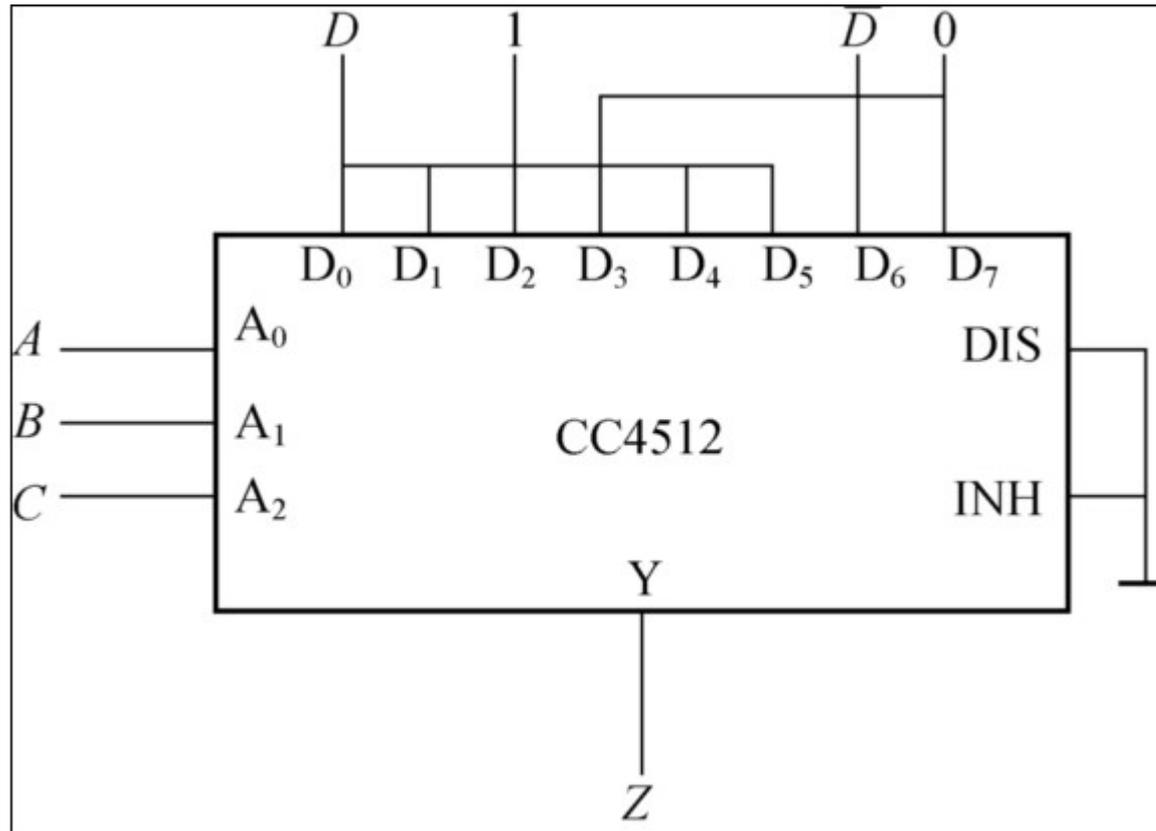
$$Y_3 = \overline{A}B$$

5. 用 3 线 -8 线译码器 74LS138 和门电路设计 1 位二进制全减器电路。输入为被减数、减数和来自低位的借位；输出为两数之差和向高位的借位信号。

6. 试用两片双 4 选 1 数据选择器 74LS153 和 3 线 -8 线译码器 74LS138 接成 16 选 1 的数据选择器。

7. 分析图 6-17 所示电路，写出输出 Z 的逻辑函数式。CC4512 为 8 选 1 数据选择器，它的逻辑功能如表 6-13 所示。

思考与练习



题 7 图

思考与练习



8. 图 6-18 所示为用两个 4 选 1 数据选择器组成的逻辑电路，试写出输出 Z 与输入 M 、 N 、 P 、 Q 之间的逻辑函数式。已知数据选择器的逻辑函数式为

$$Y = (D_0 \overline{A_1} \overline{A_0} + D_1 \overline{A_1} A_0 + D_2 A_1 \overline{A_0} + D_3 A_1 A_0) S$$

9. 试用 4 选 1 数据选择器产生逻辑函数 $Y = \overline{A} \overline{B} \overline{C} + \overline{A} \overline{C} + BC$

10. 用 8 选 1 数据选择器 CC4512 产生逻辑函数

$$Y = \overline{A} \overline{C} D + \overline{A} B \overline{C} D + BC + \overline{B} \overline{C} D$$

11. 用 8 选 1 数据选择器 CC4512 产生逻辑函数

$$Y = AC + \overline{A} \overline{B} \overline{C} + \overline{A} \overline{B} C$$

12. 设计用 3 个开关控制一个电灯的逻辑电路，要求改变任何一个开关的状态都能控制电灯由亮变灭或者由灭变亮，要求用数据选择器来实现。

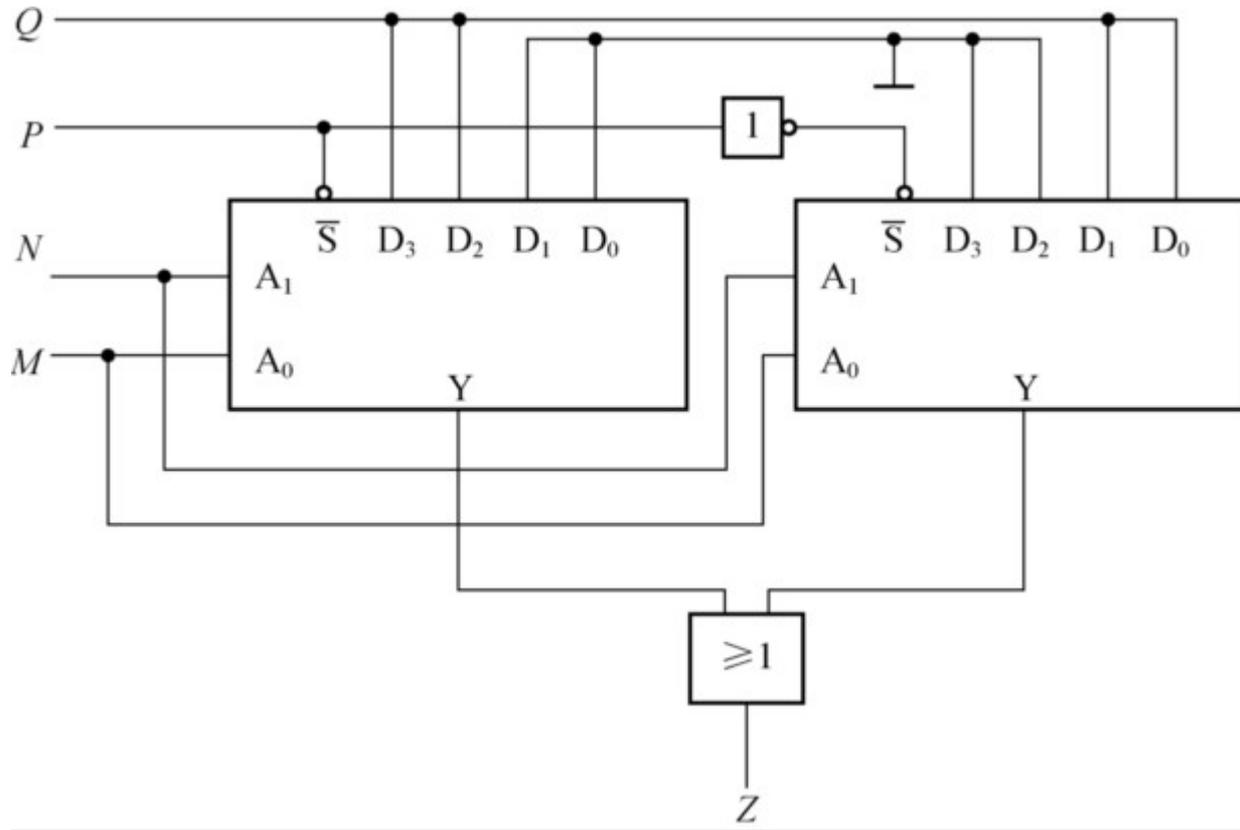
思考与练习



CC4512 的逻辑功能

DIS	INH	A ₂	A ₁	A ₀	Y
0	0	0	0	0	D ₀
0	0	0	0	1	D ₁
0	0	0	1	0	D ₂
0	0	0	1	1	D ₃
0	0	1	0	0	D ₄
0	0	1	0	1	D ₅
0	0	1	1	0	D ₆
0	0	1	1	1	D ₇
0	1	X	X	X	0
1	X	X	X	X	高阻

思考与练习



题 8 图